



XII Salão de
Iniciação Científica
PUCRS

Caracterização do Envelhecimento por NBTI em SRAMs

Thiago Santos Copetti, Arthur Denicol Ceratti, Letícia Maria Bolzani Pöhls

Faculdade de Engenharia, PUCRS

Resumo

A miniaturização da tecnologia tornou possível a integração de milhões de transistores em uma pequena área de silício aumentando assim, a densidade de circuitos e sistemas integrados. Além disso, essa redução permitiu a diminuição no *delay* dos transistores e consequente aumento na frequência de operação dos dispositivos eletrônicos. Entretanto, apesar dos benefícios anteriormente mencionados, a miniaturização da tecnologia trouxe consigo uma série de problemas relacionados ao envelhecimento de circuitos e sistemas integrados que, por sua vez, compromete diretamente a confiabilidade dos mesmos.

Outro importante ponto a ser considerado nesse processo, diz respeito à necessidade crescente de armazenar grandes volumes de dados que, por sua vez, fez com que a área dedicada a módulos de memória em um *System-on-Chip* (SoC) fosse cada vez maior. Assim, a importância de módulos de memória no que diz respeito à confiabilidade do SoC como um todo aumenta significativamente.

Neste contexto, este trabalho propõe o estudo e a caracterização do processo de envelhecimento de *Static Random Access Memories* (SRAMs) gerado a partir do fenômeno de *Negative Bias Temperature Instability* (NBTI).

Introdução

O avanço da tecnologia permitiu o aumento da densidade de circuitos e sistemas integrados. Contudo, a necessidade sempre crescente de armazenar grandes volumes de informações acarreta no aumento da área do SoC dedicada à SRAMs (aproximadamente 95%). Neste contexto, é extremamente importante monitorar o comportamento dos módulos de memórias durante a vida útil do SoC com o intuito de garantir a confiabilidade dos

dispositivo não estiver conduzindo (estado de *recovery*), ele passa por uma recuperação parcial na tensão de *threshold* [1].

Finalmente, SNM é a métrica utilizada para medir o grau de envelhecimento de uma SRAM. O SNM de uma SRAM é definido como o mínimo valor de um dado ruído de tensão em C.C. necessário para fazer alterar o valor guardado por uma célula de SRAM [2]. Estudos realizados mostram que, uma vez que uma célula de memória possui dois transistores do tipo pMOS (aqueles afetados pelo NBTI) e considerando que os MOSFETs atingem uma degradação entre 10 e 15% para cada ano sob estresse, o SNM degrada aproximadamente 10% a cada três anos [3]. Isso se explica porque enquanto um dos transistores está sendo estressado o outro entra em uma fase de recuperação parcial.

Durante a etapa de caracterização dos efeitos gerados a partir do fenômeno do NBTI em SRAMs a ferramenta HSPICE da Synopsys foi utilizada. Além disso, a memória foi mapeada através da utilização de uma biblioteca tecnológica de 65nm fornecida pela *STMicroelectronics* (Politecnico de Torino, Itália).

Resultados

Com a implementação da proposta mencionada espera-se caracterizar o processo de envelhecimento da SRAM e definir quantitativamente o efeito do NBTI sobre o SNM.

Os resultados das simulações tem sido favoráveis ao comportamento esperado, e será de grande importância para os passos seguintes no projeto.

Conclusão

A partir dos resultados obtidos com este trabalho de caracterização do envelhecimento de SRAMs causado a partir do fenômeno de NBTI, será desenvolvido um sensor capaz de monitorar a degradação do SNM e consequentemente indicar o grau de confiabilidade dos módulos de memória que compõem SoCs.

Referências

- [1] CALIMERA, A., MACII, E., and PONCINO, M., **NBTI Aware Clustered Power Gating**, ACM Trans. Des. Autom. Electron. Syst. 16, 1, Article 3 (November 2010)
- [2] SEEVINCK, E.; LIST, F. J. and LOHSTROH, J., **Static-Noise Margin Analysis of MOS SRAM Cells**, Solid-State Circuits, IEEE Journal of. 1987.
- [3] FERRI, C.; PAPAGIANNPOULOS, D.; BAHAR, R.; CALIMERA, A., **NBTI-Aware DATA Allocation Strategies for Scratchpad Memory Based Embedded Systems**, Test Workshop (LATW), 2011 12th Latin American.