



ACiDA – Técnicas de Automação para o Projeto de Circuitos Integrados Assíncronos

Carlos Henrique Menezes Oliveira¹, Matheus Moreira¹, Ney Calazans¹ (orientador)

¹Faculdade de Informática, PUCRS
Av. Ipiranga, 6681, Prédio 32, Sala 726, Porto Alegre-RS. CEP:90619-900

Resumo

Durante o projeto ACiDA (do inglês, *Asynchronous Circuits Design Automation*) foi realizada a validação do trabalho apresentado na edição do ano de 2012 do SIC da PUCRS “Adaptação do fluxo ASCEnD para multi-tecnologias” no qual propõe-se um fluxo de automatização do processo de criação de células padronizadas (em inglês, *standard cells*) que implementam componentes lógicos voltados para o suporte ao projeto de circuitos assíncronos, através de dois programas de computador: primeiro, ROGen, um gerador automatizado de descrições SPICE utilizadas para simular diferentes dimensionamentos de transistores para cada *standard cell*; segundo, CeS, responsável gerar resultados de análises da simulação da descrição gerada pelo ROGen, bem como avaliar a melhor configuração de dimensionamento de transistores para cada *standard cell*. Além deste trabalho também foi criado um novo *software*, denominado Sticky, um editor de diagramas *stick*, para acelerar o processo de produção de layouts de *standard cells*.

O processo de validação conduzido durante o projeto foi realizado através da criação de *layouts* para as células da biblioteca ASCEnD usando as regras da *Null Convention Logic* (ou NCL) com uso da tecnologia 65nm da empresa STMicroelectronics. O *layout* de uma célula é a especificação de mais baixo nível de abstração desta, uma descrição formal do desenho do circuito que será fabricado, definindo cada camada deste.

Pela primeira vez, todo o novo fluxo foi testado e apresentou resultados satisfatórios, onde os parâmetros dos *layouts* das células padrão foram produzidos pelo fluxo de acordo com as necessidades do projetista.

A ferramenta Sticky foi criada a partir da necessidade de criar percursos com rotas semelhantes, de acordo com a porta dos transistores (em inglês *gate*), dentro de circuitos

lógicos, ou seja, percursos com portas iguais para os dispositivos CMOS e NMOS. O programa também foi testado durante o processo de validação e apresentou bons resultados para circuitos com até 12 transistores CMOS e 12 NMOS.

A validação desse fluxo serve para que o processo de criação de *layouts* de circuitos assíncronos passe a ser feito de forma mais eficiente em trabalhos futuros, como na proposta da criação de uma biblioteca NCL, compatível com a tecnologia IBM 130nm. E o que é notável com a criação do Sticky é que o fluxo de produção automatizada deve sempre evoluir e ser incrementado com novas ferramentas buscando sempre a eficácia incrementada de projeto.